

Spectre FX 導入による アナログ・ミックスシグナル設計の検証効率化

CadenceLIVE Japan 2026
2026年7月17日

三栄ハイテックス株式会社
第2技術本部 第1部 2課
門川祐樹

目次

- 三栄ハイテックス紹介
- 評価回路と検証時間の現状
- Spectre-FXについて
- 評価内容・結果
- まとめ

三栄ハイテックス紹介

会社概要

社名	三栄ハイテックス株式会社
本社	静岡県浜松市中央区子安町 3 1 1 - 3
設立	1983年12月 （創業1977年11月）
資本金	3億240万円
代表者	代表取締役社長 大和田誠
売上高	35億5千万円（2026年3月期）
従業員数	373名（男性314名／女性59名）(2026年4月現在)
関連会社	イノテック(株) 三栄高科設計(成都)有限公司 三栄高科設計(成都)有限公司 銀川分公司 SANEI HYTECHS VIETNAM co., ltd.



事業概要

- FPGA開発
- 基板回路設計
- ソフトウェア
 - ◆ 組み込みソフトウェア開発
(車載、通信、楽器・音響機器)
 - ◆ 車載制御系モデルベース開発
 - ◆ アプリケーション開発
 - ◆ 第三者検証
 - ◆ 技術文書作成

セミコンダクター 事業

- LSI設計サービス
 - ◆ アナログ回路設計/検証
 - ◆ デジタル回路設計/検証
 - ◆ レイアウト設計/検証
 - ◆ LSI評価/解析
- IPサービス
- ターンキーサービス

システム 事業

ソリューション 事業

- AI(人工知能)開発
 - ◆ アノテーション
 - ◆ アルゴリズム設計
 - ◆ エッジデバイス実装
- ITシステム開発
 - ◆ IoTシステム開発
 - ◆ Webシステム開発
 - ◆ サーバー設計/構築
 - ◆ ネットワーク設計/構築

セミコンダクター事業

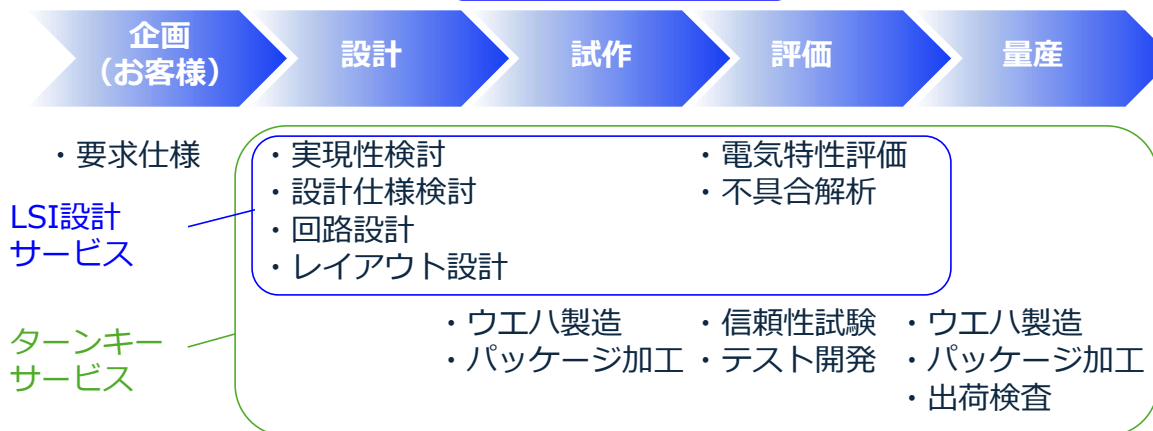
❖ LSI設計サービス

- 実現性・設計仕様検討、回路設計～レイアウト、試作品評価までの一貫した対応が可能です。
- 主要海外ファウンドリ、国内ICメーカープロセスでの設計実績が多数あります。

❖ ターンキーサービス

- アナログICやミックスドシグナルICをターゲットとしています。
得意分野は、センサ入力回路やADCなどを内蔵するセンサICです。
- 顧客要望に合わせ国内外のファブを提案します。
- 納品形態：ウエハ、ベアチップ、パッケージ
- 試作、量産、少数量産に対応できます。

LSI設計フロー



LSI設計実績



セミコンダクター事業

❖ IPサービス

- 顧客要求に応えるべく、アナログIPの新規/先行開発に取り組んでいます。
- 三栄自社開発IPを元に、流用設計、プロセスポーティング等でお客様の需要にお応えします。
- 当社のSilicon-Proven IPは、お客様のIP統合リスクを低減し、開発期間の大幅な短縮に貢献します。

● Silicon-Proven IP (ADC)

IP	特徴
パイプラインADC 16bit 50Msps	高速+高精度, デジタル補正, Refバッファ内蔵
サイクリックADC 16bit 8.5Msps	高速+高精度, デジタル補正, Refバッファ内蔵
SAR ADC 12bit 10Msps	高速+低電力+小面積, 100ksps~10Msps可変, Refバッファ内蔵
Over Sampling SAR ADC 16bit 125ksps	高精度+低電力+小面積, 個体トリミング不要, Refバッファ内蔵

※その他 IP : PGA、高精度BGR、高精度RCOSC

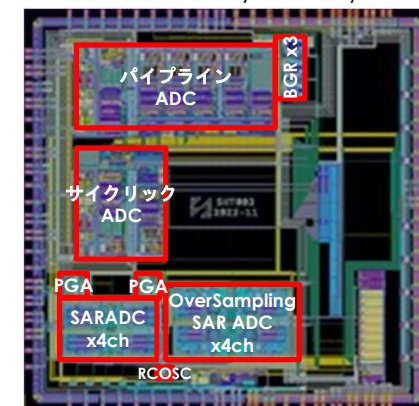
● 開発中 IP (ADC/DAC)

IP	特徴
$\Delta\Sigma$ ADC 24bit 48ksps	高精度+低電力+小面積, Refバッファ内蔵
Over Sampling DAC 16bit 40ksps, 12bit 2Msps	高精度+低電力+小面積+低グリッチ, Refバッファ内蔵

※その他 IP : 各種センサ入力アンプ (PGA2種、TIA)、電源回路 (高精度BGR、省電力BGR、Capless-LDO、高耐圧LDO、POR)

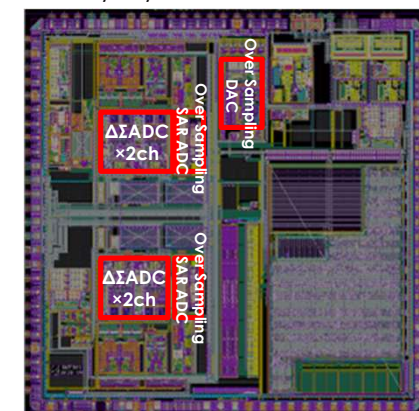
IP開発TEG(開発済み)

TSMC 0.18um MS/RF 1.8V/3.3V



IP開発TEG(開発中)

TSMC 0.18um BCD Gen2 1.8V/5V/HV



評価回路と検証時間の現状

Sensors

- Voltage
- Current
- Optical
- Magnetic
- Pressure
- Ultrasonic
- etc

ASIC

- Voltage BGR
- Capless LDO
- IREF
- Clock Oscillator
- Drv Amp
- DAC
- PGA
- ADC
- Register I/F
- AD/DA IF
- OTP
- RAM /ROM
- MCU 32bit RISC-V
- Serial I/F SPI + 12C

Host MCU or FPGA

- © SANEI HYTECHS co.,ltd. 8

回路規模と検証時間の現状

🔧 回路規模

238万素子

(SPICEネットリスト規模)

- アナログ回路とデジタル回路の混在
アナログ：54万素子
デジタル：184万素子
- フルチップかつトランジスタレベルでの検証が不可欠

🕒 TOP検証の総実行時間

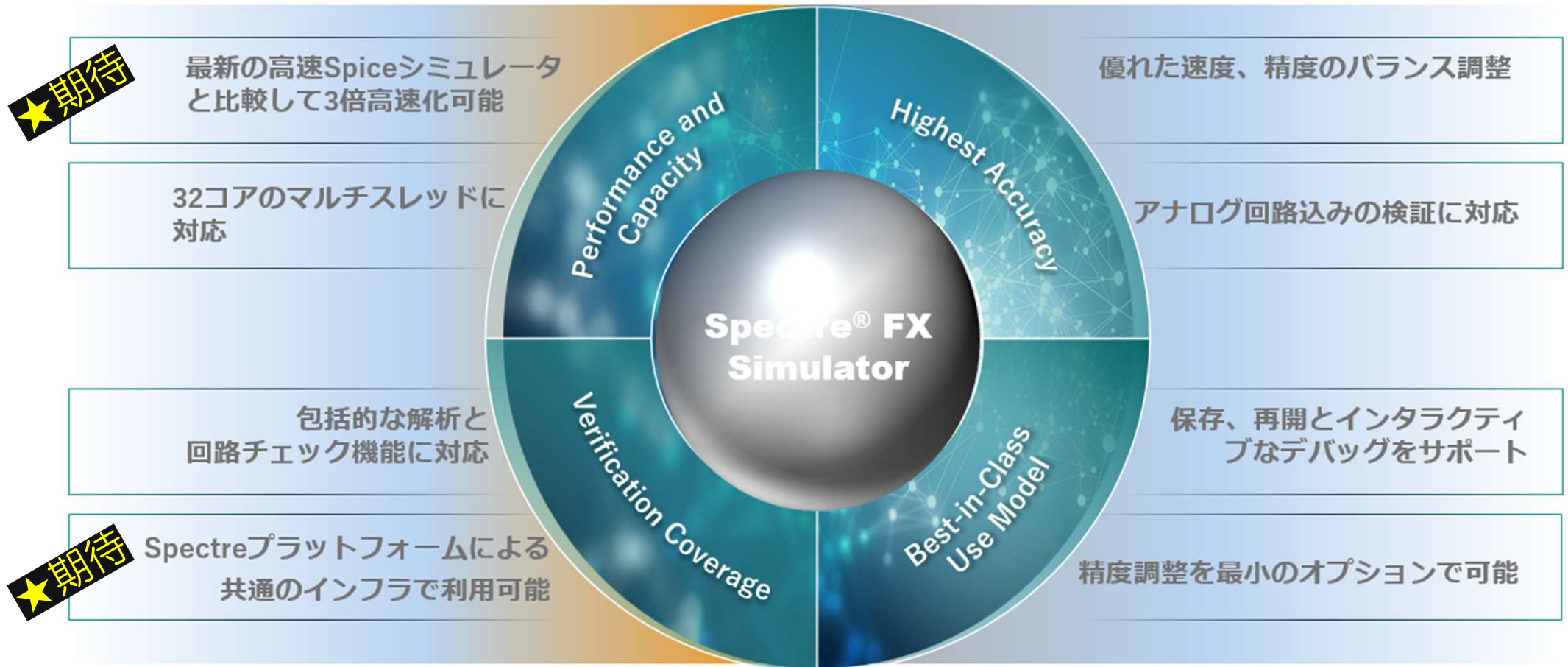
186時間

(一連の検証に必要な総時間)
※Spectre-X環境

- チップTOP / アナログTOPにおける
数十パターンの検証項目
- 電源変動・ブロック間連携のチェック
- 従来環境では1サイクルの検証完了
までに1週間以上

Spectre-FXについて

Spectre FX 次世代のメモリー、ミックスドシグナルSoCの高速Spice検証



評価内容・結果

評価内容

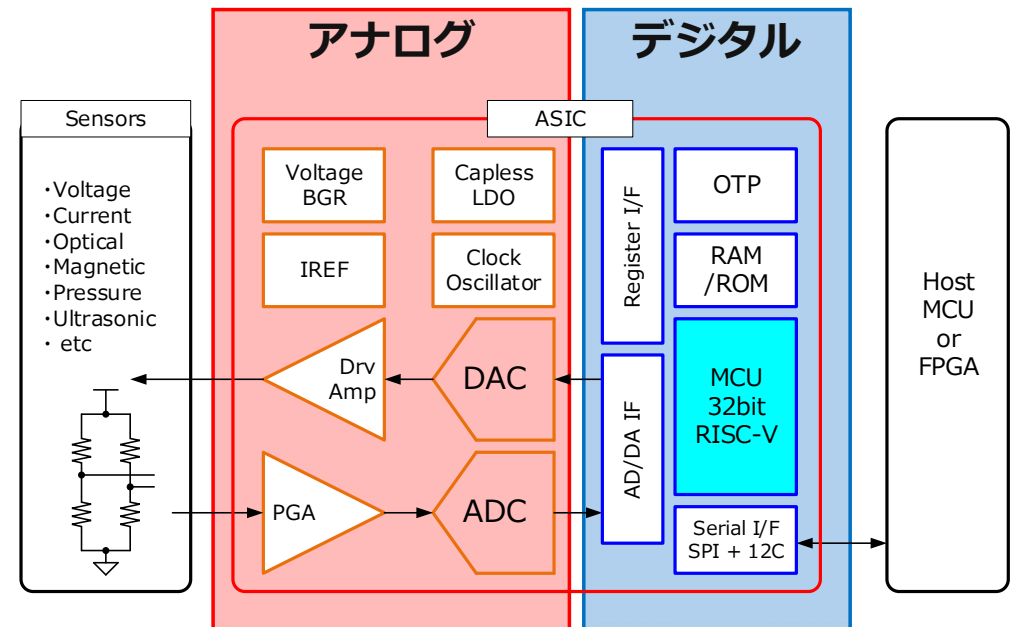
Spectre-X と Spectre-FX による、精度とシミュレーション時間の比較評価

• テストケース

- ① フルチップSPICE検証
- ② アナログブロック検証
- ③ フルチップMixed-Signal検証 (AMS)

• シミュレーション環境

- Virtuoso ADE環境から直接実行
- オプション設定
 - Spectre-X : Vx mode / mt=4 or 8
 - Spectre-FX : Lx mode / mt=4



評価内容 テストケース①

フルチップ[°]SPICE検証

• 検証シナリオ

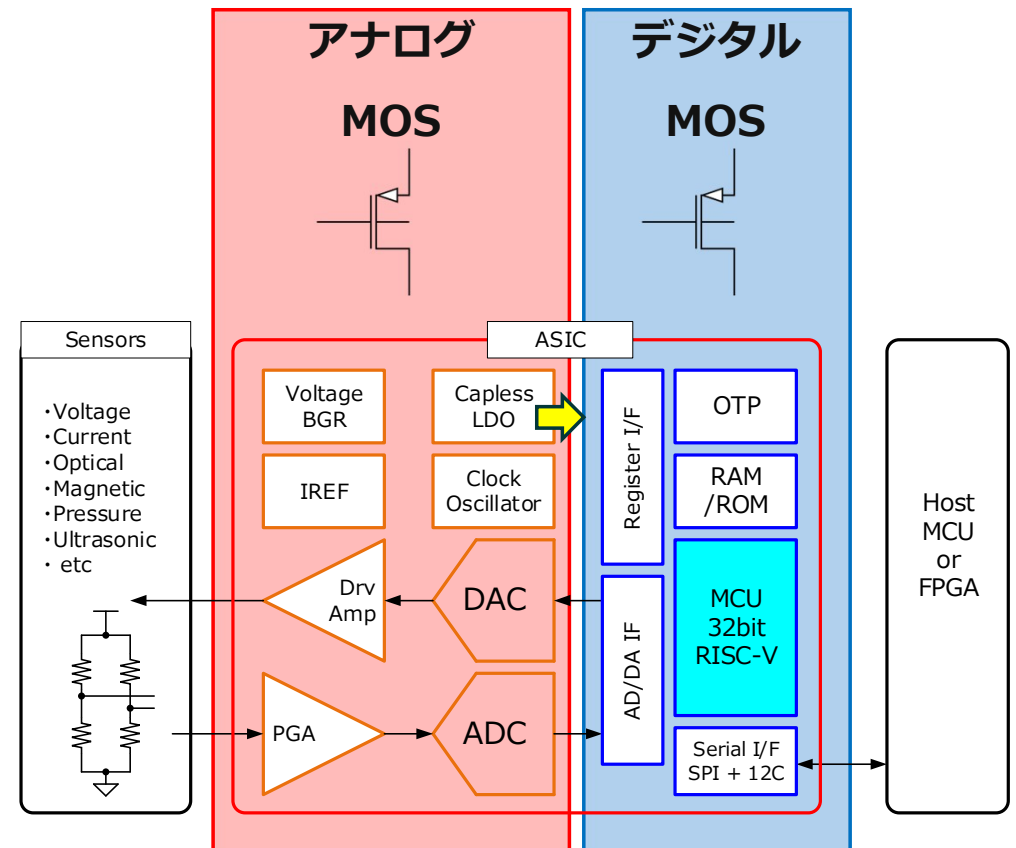
- 電源印加 → ROM起動 → 動作開始

• 評価項目

- デジタル用電源出力の平均電圧・電流
- IRドロップ波形
- シミュレーション時間

• 回路規模

- 総素子数 238万
 - アナログ 54万
 - デジタル 184万



評価結果 テストケース①

• 精度

Clear! 電圧誤差 : **0.2%** (1.805V→1.802V)

Clear! 電流誤差 : **2%** (1.146mA→1.164mA)

Clear! IR-Drop再現 : **再現を達成**

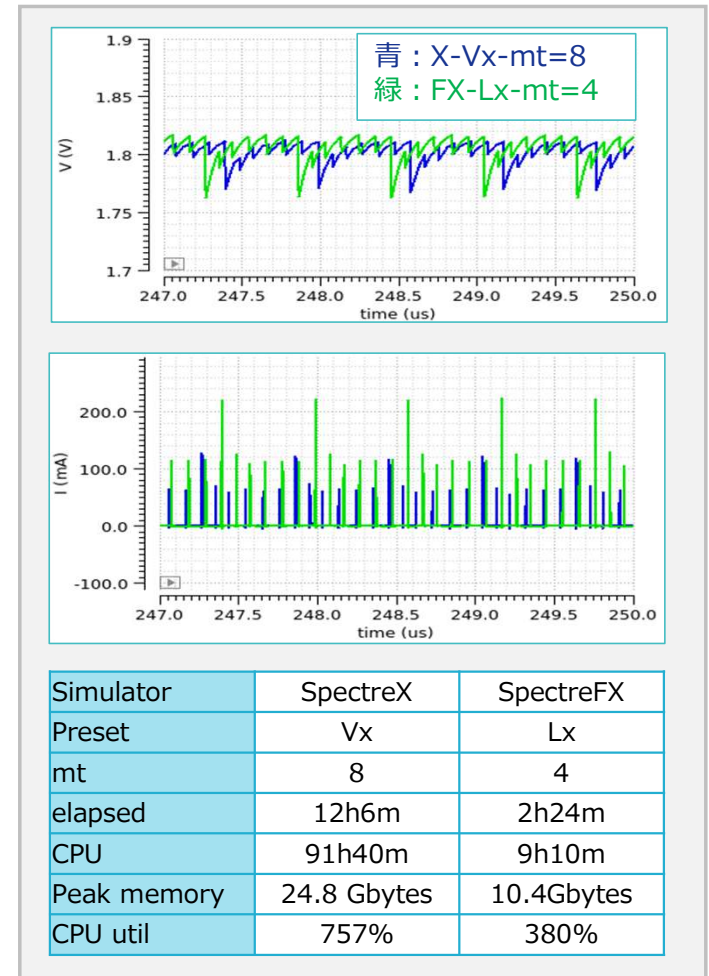
※精度比較のreferenceはSpectreX VXモードの結果を利用

• Performance

Clear! メモリ消費 : **58.1%削減** (24.8G→10.4G)

Clear! CPU時間 : **90%削減** (91h40m→9h10m)

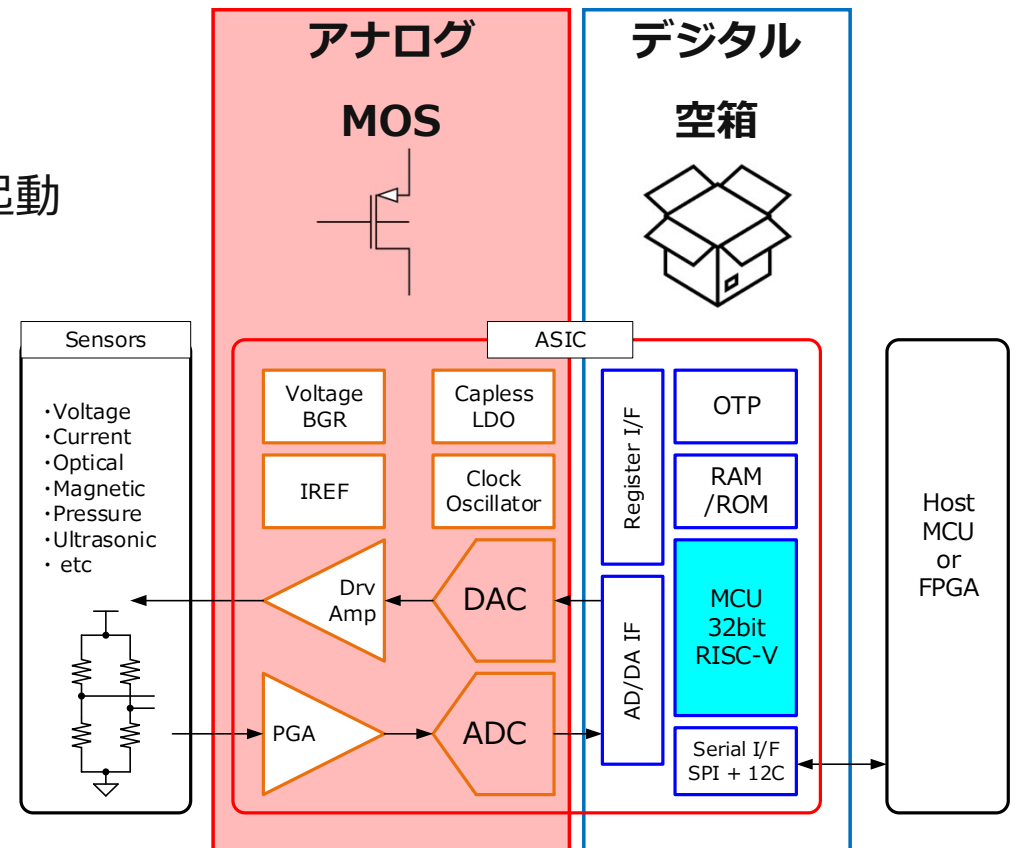
Clear! 速度比 : **5倍高速** (12h6m→2h24m)



評価内容 テストケース②

アナログブロック検証

- 検証シナリオ
 - HV電源印加 → POR解除 → 各種回路の起動
- 評価項目
 - LDO起動確認（波形確認）
 - BGR出力電圧
 - 内部回路の消費電流
 - シミュレーション時間
- 回路規模
 - 総素子数 54万
 - アナログ 54万
 - デジタル 空箱



評価結果 テストケース②

• 精度

Clear! 起動電圧波形：再現を達成

Clear! 電圧誤差：0.27% (0.940V→0.942V)

Clear! 電流誤差：-1.52% (319.2μA→314.3μA)

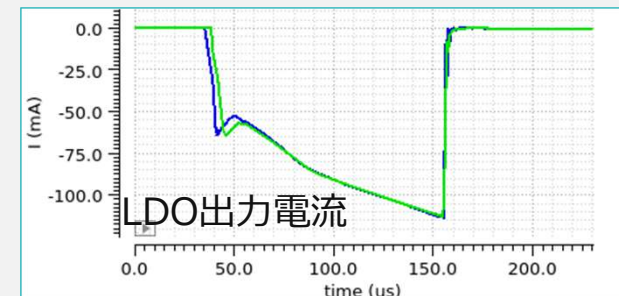
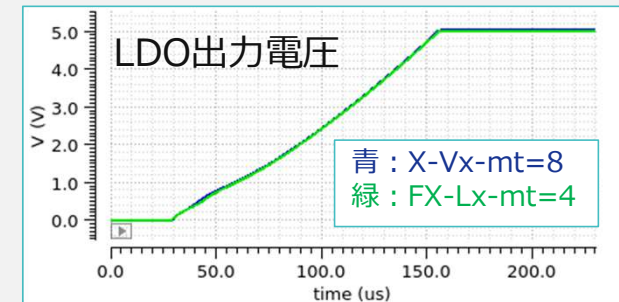
※精度比較のreferenceはSpectreX VXモードの結果を利用

• Performance

Clear! メモリ消費：38.7%削減 (4.52G→2.77G)

Clear! CPU時間：70.7%削減 (2h20m→41m)

Clear! 速度比：1.6倍高速 (18m→11m)



Simulator	SpectreX	SpectreFX
Preset	Vx	Lx
mt	8	4
elapsed	18m	11m
CPU	2h20m	41m
Peak memory	4.52 Gbytes	2.77 Gbytes
CPU util	754%	375%

評価内容 テストケース③

フルチップMixed-Signal検証 (AMS)

• 検証シナリオ

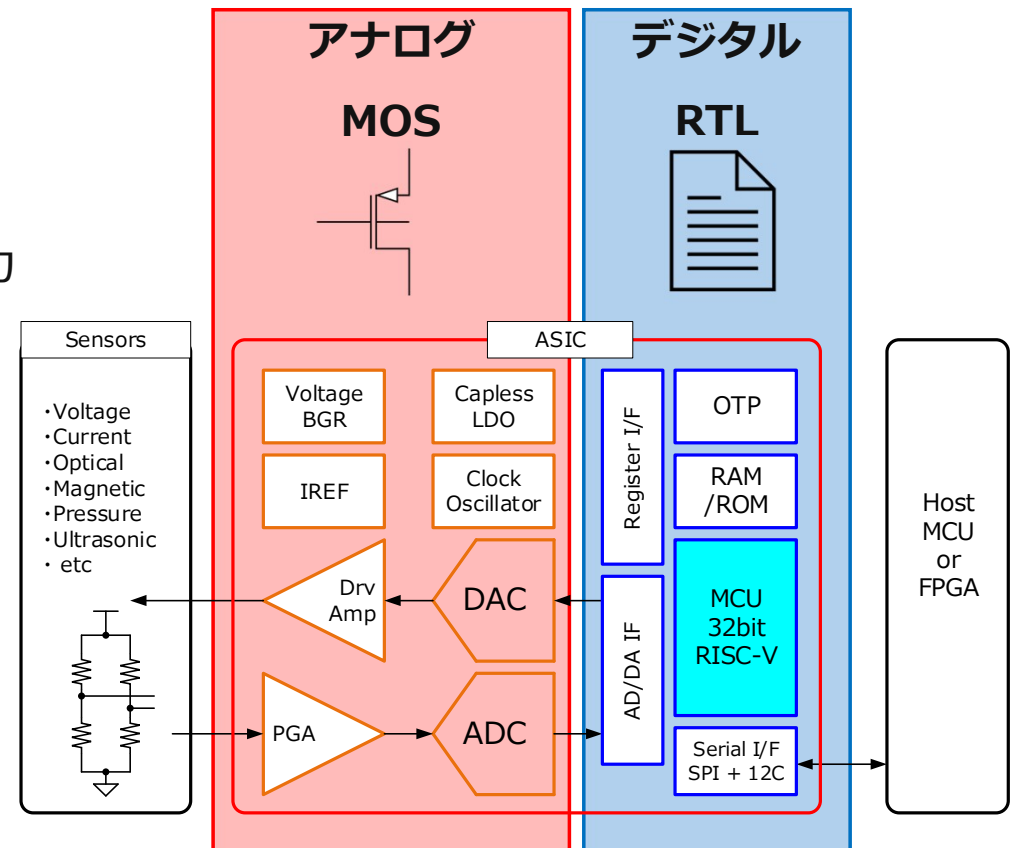
- アナログ入力 → PGA → ADC
→ AD/DA IF → DAC → アナログ出力

• 評価項目

- ADC出力コード期待値の確認
- シミュレーション時間

• 回路規模

- 総素子数 54万
 - アナログ 54万
 - デジタル RTL

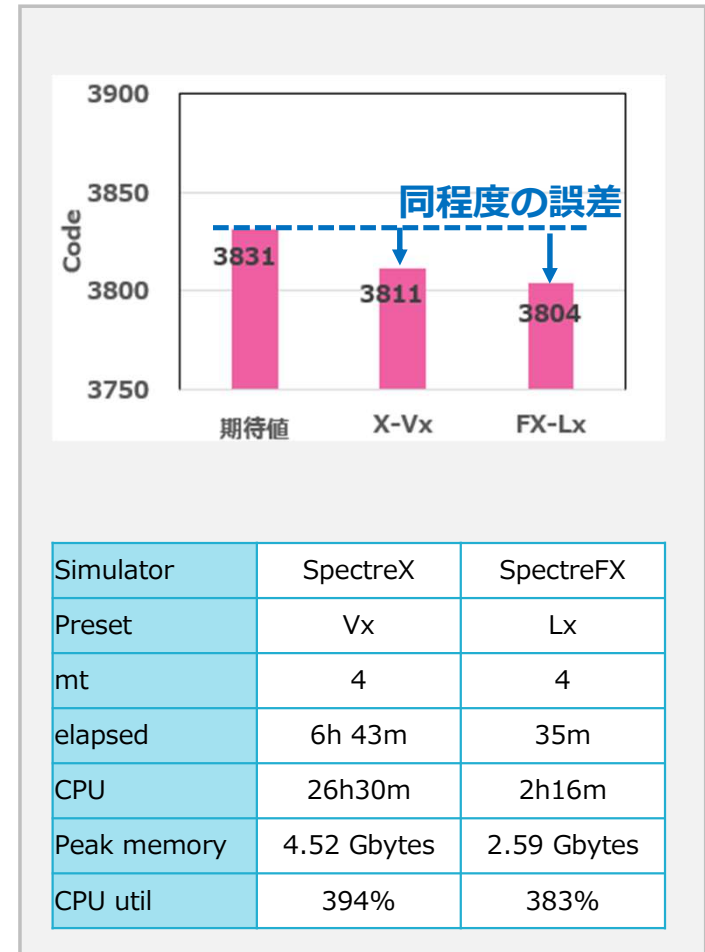


評価結果 テストケース③

アナログIN → PGA → ADC → AD/DA IF の
経路において、入力に対し期待値に近い
AD変換結果であり、ファンクション確認ができた

• 精度

Clear! コード誤差： **同程度** (3811コード→3804コード)



• Performance

Clear! メモリ消費： **43%削減** (4.52G→2.59G)

Clear! CPU時間： **91%削減** (26h30m→2h16m)

Clear! 速度比： **11倍高速** (6h43m→35m)

まとめ

各テストケースにおける高速化効果

①フルチップSPICE検証

5倍

Spectre X - vx - mt=8	12h 06m
Spectre FX - lx - mt=4	2h 24m

②アナログブロック検証

1.6倍

Spectre X - vx - mt=8	18m
Spectre FX - lx - mt=4	11m

③フルチップ Mixed-Signal検証

11倍

Spectre X - vx - mt=4	6h 43m
Spectre FX - lx - mt=4	35m

全検証フローへの展開と総実行時間の削減効果

今回のベンチマーク成果を、全検証フロー（数十種類）へ適用した場合の試算

従来の全フロー総実行時間 (Spectre X)

186h

フロー完了まで**1週間以上**を要する負荷



Spectre FX 適用時の想定総実行時間

25h

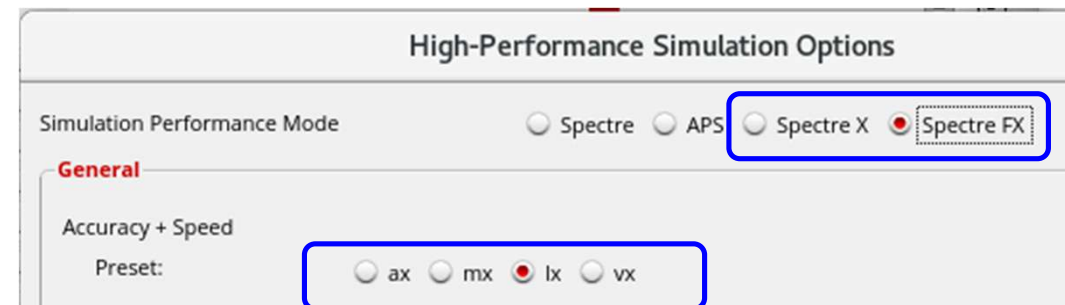
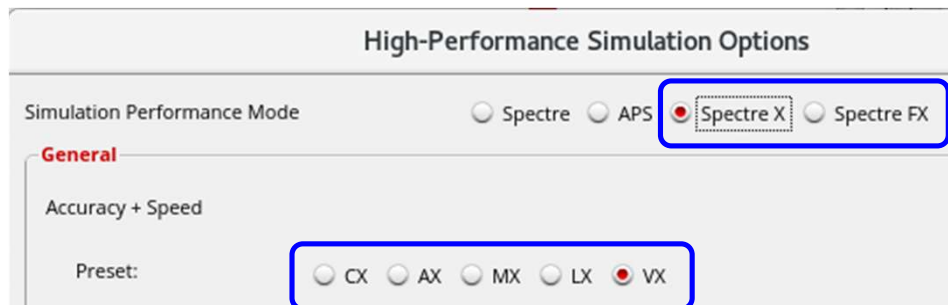
約 7 倍の高速化 → **約1日**で完了

この成果を大規模ミックスシグナルICの開発プロセスへ水平展開し、さらなる品質向上（検証項目の拡充）と、効率化（検証時間の短縮）を同時に実現してまいります。

今後の期待

- シミュレーションのさらなる高速化
- プリセット選択の容易化

Spectre-X と Spectre-FX のプリセット定義（数や精度の違い）について、モード移行時にユーザーが迷わないための仕組み・情報提供の拡充



謝辞

本評価の実施および本講演の準備にあたり、多大な技術的サポートをいただきましたイノテック株式会社の河地様、岩下様には心から感謝致します。

引き続き、さらなる設計効率化の実現に向けてサポートをよろしくお願いいたします。



<https://www.sanei-hy.co.jp/>